

初めに

これからの AI プロセッシングにとって、ネットワーク・エッジの重要性が急速に高まってきています。また 5G により何十億台もの機器がインターネットにつながるようになり、あらゆる所で様々な機器がお互いにつながるようになってきます。AI および機械学習 (AI/ML) を活用することが様々な業界で関心が高まっており、ネットワーク・エッジで利用できる、AI/ML 処理能力を持つ低消費電力デバイスへの大きな需要があります。エッジにおける高度な処理は、エンドポイントやエンドユーザへの待ち時間を低減し、より良いユーザプライバシーを維持するために重要です。さらにインテリジェントなエッジ製品は、クラウドへのデータ量を減らすことで、クラウドの使用料とネットワークのコストおよび帯域幅を削減します。

これらのインテリジェントなエッジ製品の多くは、様々なエンベデッドビジョン・アプリケーション用にイメージセンサを使用し、オブジェクトカウントや物体検出などの AI/ML を活用した機能に対応しています。しかしエッジ製品にエンベデッドビジョンを組み込むには、デバイスが低消費電力、高性能、高信頼性、および小型であるということが必要です。これらの製品に向けて、ラティスセミコンダクターは新しい CrossLink-NX™ ブランドの新しいファミリーをリリースしました。ラティスの新しいデバイスは、ビデオ処理に求められる最新のトレンド、すなわち、複数のセンサやディスプレイの接続、より高解像度のビデオ、複数のインタフェース接続、およびエッジ AI 処理に対応できます。

ネクサス・プラットフォームの CrossLink

エンベデッドビジョン・システムの開発や改版をサポートするために、ラティスは、小型で低消費電力 FPGA の CrossLinkPlus™ ファミリーをリリースしています。

CrossLink-NX and CrossLinkPlus Comparison		
	CrossLink-NX	CrossLinkPlus
Programmable I/O	192	29
D-PHY Speed	2.5 Gbps	1.5 Gbps
Logic Cell	40K	7K
Application Area	Video Bridging Processing	Video Bridging Co-processing

図 1. CrossLink-NX と CrossLinkPlus の比較 (1 ラティスセミコンダクター提供) 2

プログラマブルなロジックによりプロセッシング処理や、様々なインタフェース規格をサポートすることにより、CrossLinkPlus は、エッジ製品でのビデオ信号集約や画像の補助処理の有力な選択枝となります。CrossLinkPlus FPGA は、40nm バルク CMOS 技術を用いて製造されています。

高性能が求められるエンベデッドビジョン・システムに向けて、ラティスは CrossLink-NX ファミリーFPGA をリリースしました。この製品群は、ラティスの新しい FPGA プラットフォームであるラティス・ネクサス™を使用した最初の FPGA であり、業界で初めて 28nm の完全空乏型シリコン・オン・インシュレータ(FD-SOI) プロセス技術を採用した低消費電力の FPGA プラットフォームです。28nm の FD-SOI プロセスを使い、低消費電力と小型パッケージに最適化された新しい FPGA アーキテクチャで、CrossLink-NX は CrossLink FPGA ファミリーを拡張します。CrossLink-NX は、より低い消費電力、より小型のパッケージ、より高い性能、より高い信頼性、および使いやすい新しいツールを提供することによって、同等の競合する他社 FPGA よりも優れた、ビデオおよびセンサ処理の画期的な選択肢となります。

CrossLink-NX の市場:車載機器、モバイル、産業機器など

CrossLink-NX ファミリーは、ビデオスイッチおよび画像処理などの異なるセグメントに対応できる柔軟性を備えています。これらの用途の多くは、複数のディスプレイや、複数のカメラやセンサ(イメージセンサなど)間でデータストリームのブリッジングや集約を必要とします。同時にこれらの部分へ、ビデオ処理や AI/ML 推論を組み込むことも可能です。この FPGA は非常に電力効率がよく、モバイル機器やバッテリー駆動機器で使えるほどですが、各種処理能力や産業機器のコントロール用途で使用するのにも十分な性能を持っています。

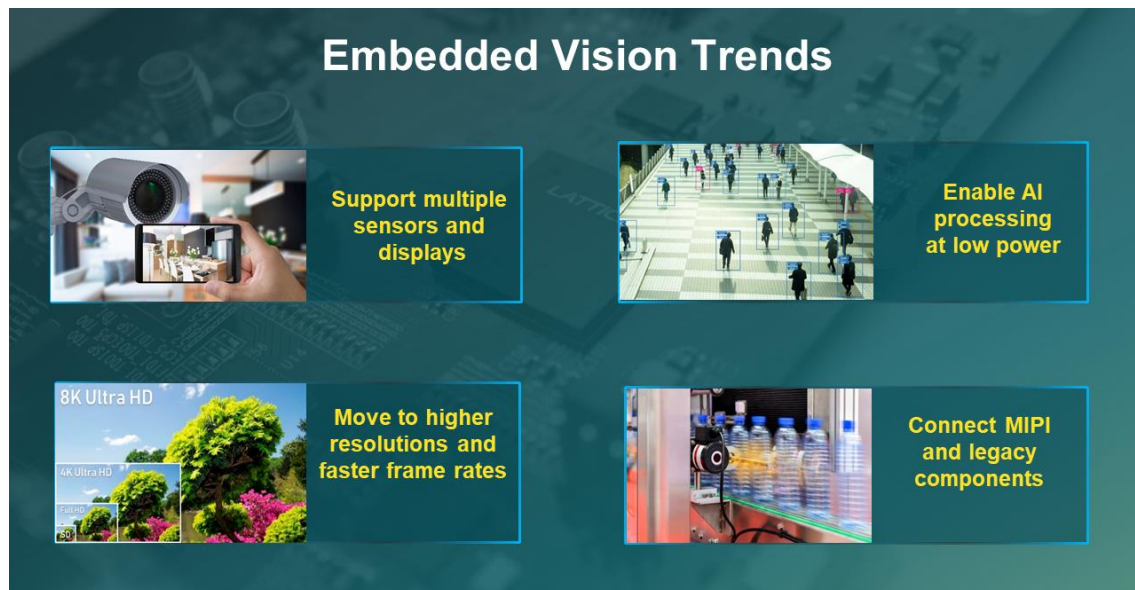


図 2. エンベデッドビジョンの動向 (3 ラティスセミコンダクター提供)

ビデオ監視およびセキュリティ用途では、CrossLink-NX をセンサ集約やブリッジとして使うだけではなく、センサからのデータで顔認識またはオブジェクト検出などの機能を加えることも可能です。

この製品は、14 個までのセンサを束ねるエンベデッドビジョン・コプロセッサとして使用することができます。ほかに、ビデオスケーリング、回転、および色空間変換などにも使用することができます。また、1 つのセンサからの出力を複数に分配することもできるので、カメラから複数の処理ユニットに伝送する必要がある車載機器などの用途にも最適です。

本ホワイトペーパーの以下のセクションでは、CrossLink-NX と同様のロジック規模と I/O サポートを持つ競合 FPGA の間でいくつかの比較を行います。比較は、ラティスによって実施された性能および消費電力テストに基づいています。

エッジ AI における CrossLink-NX のパフォーマンス

よく AI 処理はクラウドで行われると考えられていますが、より良いユーザプライバシーを保証し、クラウドへのデータトラフィックを低減し、機器の応答時間を短縮するために、ローカルのエッジで AI 機能を持つことがより重要になってきています。

エッジで AI/ML をサポートする際に直面する困難には、様々な要因があります。例えば、AI/ML の精度を高めるために、または新しいアプリケーションを実現するために、より多くのセンサやより高い解像度/より速いフレームレートに対応したカメラをシステムに追加する必要があります。同時に、MIPI 規格に準拠したコンポーネントが必要かもしれません。MIPI はもともとモバイル市場向けに開発されましたが、アプリケーションプロセッサなど MIPI に対応した高性能でスケールメリットのある製品が活用されつつあります。

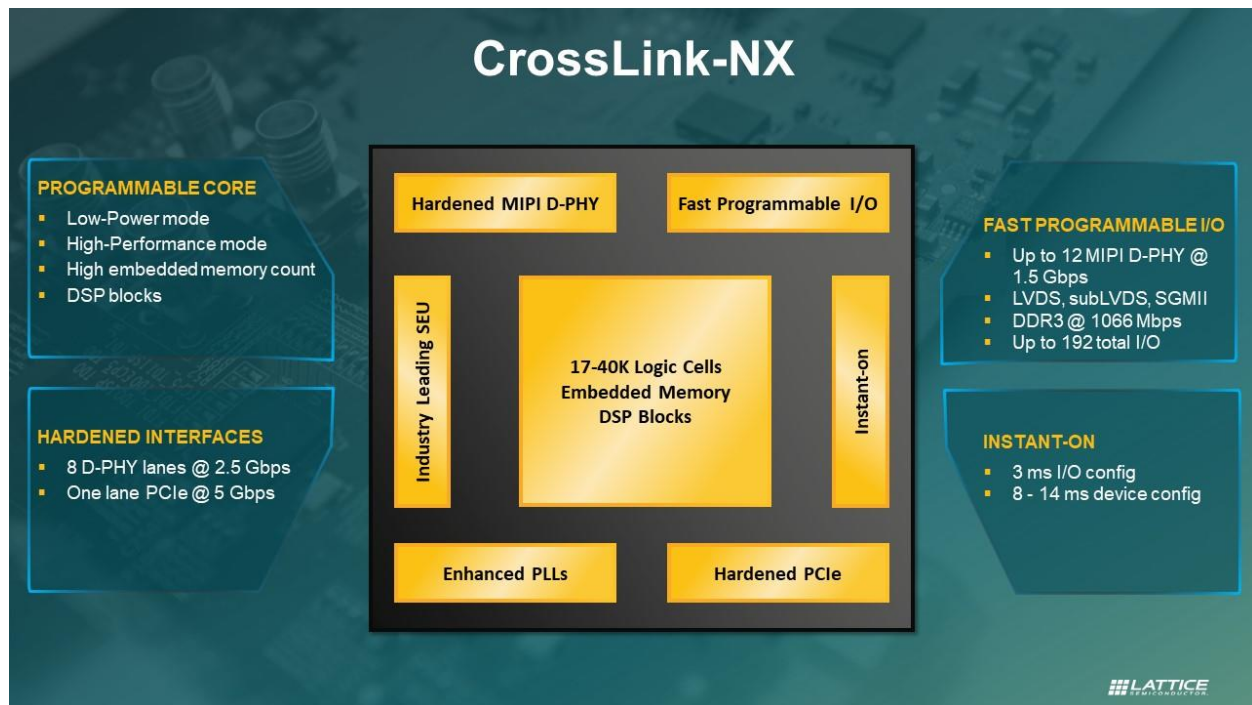


図 3..CrossLink-NX ブロック図 (ラティスセミコンダクター提供)

CrossLink-NX FPGA は、複数のビデオストリームを処理し、AI 機能をオンザフライで実行するために必要なリソースをもち、レガシーのインタフェースをサポートすることができます。

ビデオおよびディスプレイ製品向けに、CrossLink-NX ファミリーは複数の MIPI D-PHY の DSI ディスプレイインタフェースおよび CSI-2 カメラインタフェースを持つものもあります。最大で 2 つのハードウェア D-PHY インタフェースをもち、各 4 レーンでレーン当たり最大 2.5 Gbps 合計で (10Gbps) の帯域をサポートし、追加のソフト MIPI D-PHY は 1.5 Gbps で最大 12 の MIPI データストリームをサポートできます。他にも、ハードウェアで 5 Gbps の PCIe Gen2 および 1,066 Mbps の LPDDR3 DRAM インタフェースを持っています。

CrossLink-NX のハードウェア DSP ブロックは、エッジでニューラルネットワーク(NN)を実行するために使用できます。このファミリーは、このクラスの FPGA としてはロジックブロック当たり最も多いエンベデッドメモリ(ロジックセル当たり 170 ビット)を持っています。また 1~2.5 MB の大容量オンチップ SRAM は、NN の命令やウェイトを格納することができます。

FD-SOI により、革新的な新しい電力モードと高い信頼性を確保

FD-SOI プロセスにより、ラティスは消費電力を管理する画期的な方法を提供します。このプロセスは、しきい値電圧をダイの裏側に印加する電圧（バックバイアス）を変えることで変更することが可能です。これにより 2 つの動作モード、すなわち低消費電力モードと高パフォーマンスモードを選択することができます。消費電力を最適化することにより、高動作周波数での消費電力は 200mW 程度で、リークは数十 mW です。CrossLink-NX FPGA は、同等クラスの競合製品と比べて最大 75%低い消費電力です。

FD-SOI プロセスは、ソフトエラー（FPGA 上のトランジスタに当たった高エネルギー粒子により、誤動作を起こす現象）に対してより強い耐性を持つという利点もあります。FD-SOI では、チップ上でソフトエラーの影響を受ける場所の面積が小さくできます。SRAM ベースの LUT が確実に動作するために、ECC を使ったメモリブロックのソフトウェアエラーチェックも可能です。FD-SOI を使用した CrossLink-NX のソフトエラー率（SER）は、CMOS のバルクプロセスで製造される類似の競合 FPGA ソリューションと比べて最大 100 倍低いとされています。

Crosslink-NX の小さい専有面積

モバイル製品は、基板面積に非常に厳しい制約がある場合があります。ラティスは、17K と 40K ロジックセルのサイズを持つ、2 つのファミリーメンバーを用意しています。CrossLink-NX ファミリーの利点は、3.7 mm × 4.1 mm のパッケージサイズ（17K のロジックセルバージョン）の、非常に小さなパッケージを用意していることです。CrossLink-NX ファミリーのデバイスはピン互換性があり、同じボード設計を異なるアプリケーションに使用したり、将来パフォーマンスを上げるために大きいロジックサイズへ乗せ換えるといったことが可能です。

インスタント・オン

FPGA のコンフィグレーションデータの格納に、CrossLink-NX FPGA はクワッド SPI フラッシュを使用します。最初に I/O ピンの立ち上げを 3 ミリ秒以内に完了し、次いで FPGA 回路全体のコンフィグレーションは 14 ミリ秒未満で完了します。これによりインスタント・オンが可能になり、多くの用途において起こり得る動作上の問題を低減することが可能です。

使いやすい CrossLink-NX

CrossLink-NX FPGA は、ラティスの Radiant 設計ツール（オンチップデバッグ、信号インテグリティ解析、および設計変更指示エディタを含む新しい機能を追加）と、エンベデッドビジョン・アプリケーションに広く使用される IP コア群（MIPI D-PHY、フォーマット変換、PCIe、SGMII、および OpenLDI）などと共に提供されます。カメラアグリゲーションのような一般的なアプリケーションのための開発ボードおよびリファレンスデザインも提供しており、今後さらに追加していく予定です。

最後に

ラティスは CrossLink-NX FPGA ファミリーで、プログラマビリティと高性能処理および高速 I/O コネクティビティを組み合わせました。これらのデバイスは開発者に、柔軟性、高い電力効率、プログラマビリティ、小型パッケージ、および高速なビデオインタフェースが必要とされるインテリジェントなエンベデッドビジョン・アプリケーションへ様々な選択肢を提供します。この製品群は、ラティス・ネクサス FPGA プラットフォームの最初の製品です。今後のラティス・ネクサス・プラットフォームを使用した製品にもご期待ください。

CrossLink-NX ファミリーリファレンス:

CrossLink-NX Family Summary				
Features		CrossLink-NX-17		CrossLink-NX-40
Logic Cells		17K		39K
EBR (Mbits)		0.4		1.5
DSP (18 x 18 Mults)		24		56
PLLs		2		3
Large RAM Blocks (Mbits)		2.5		1
Packages		Availability		
72wlcsp (0.4mm)	3.7 x 4.1 mm	✓		
121csfBGA (0.5mm)	6 x 6 mm	✓		✓
72QFN (0.5mm)	10 x 10 mm	✓		✓*
289csBGA (0.5mm)	9.5 x 9.5 mm			✓*
256caBGA (0.8mm)	14 x 14 mm	✓		✓
400caBGA (0.8mm)	17 x 17 mm			✓*

*Available at launch

LATTICE SEMICONDUCTOR

図 4. CrossLink-NX ファミリー概要 (4 ラティスセミコンダクター提供)

Copyright© 2020 TIRIAS Research. TIRIAS Research は、本文書のすべての権利を保有します。

TIRIAS Research から事前の書面による許可を得ず、本文書の全部または一部を 無断で複製することは禁
じられています。

本文書に記載されている情報は、作成時は信頼できると考えられていますが、その正確性または完全性
については保証されておりません。

製品名および会社名は、それぞれの著作権所有者の商標または登録商法です。

この文書に記載の内容は、一般に公開されているか、責任のある機関または個人によって公開されている、
統計および情報の解釈および分析が含まれている場合があります。